

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000269409 A

(43) Date of publication of application: 29.09.00

(51) Int. Cl.

H01L 25/065
H01L 25/07
H01L 25/18

(21) Application number: 11070202

(22) Date of filing: 16.03.99

(71) Applicant: NEC CORP

(72) Inventor: SUZUKI YASUHIKO

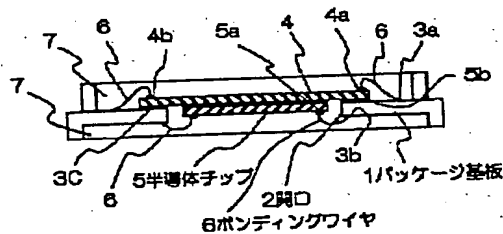
(54) SEMICONDUCTOR DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To perform high density mounting of a semiconductor chip by utilizing the technique of wire bonding process to both of stacked semiconductor chips.

SOLUTION: For this semiconductor device, one of stacked semiconductor chips 4 and 5 is hooked to the peripheral part of an opening 2 of a package substrate 1 and mounted on the substrate 1, the other semiconductor chip 5 stacked on the semiconductor chip 4 mounted on the substrate 1 is incorporated inside the opening 2 of the package substrate 1, and the electrodes 4a and 5a of both of the stacked semiconductor chips 4 and 5 and bonding pads 3a and 3b of the package substrate 1 are respectively connected with a bonding wire 6.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-269409

(P2000-269409A)

(43) 公開日 平成12年9月29日 (2000.9.29)

(51) Int.Cl. ⁷	識別記号	F I	テラコート® (参考)
H 0 1 L 25/065		H 0 1 L 25/08	B
25/07			
25/18			

審査請求 有 請求項の数 5 O L (全 4 頁)

(21) 出願番号 特願平11-70202

(22) 出願日 平成11年3月16日 (1999.3.16)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 鈴木 保彦

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100075306

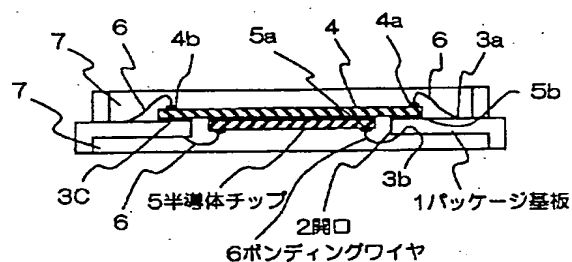
弁理士 菅野 中

(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 重ね合せた半導体チップの双方にワイヤボンディング処理を施す技術を活かして、半導体チップの高密度実装を実現する。

【解決手段】 重ね合せた半導体チップ4、5の一方をパッケージ基板1の開口2の周辺部に掛止して基板1に搭載し、かつ基板1に搭載した半導体チップ4に重ね合せた他方の半導体チップ5をパッケージ基板1の開口2内に組込み、重ね合せた双方の半導体チップ4、5の電極4a、5aとパッケージ基板1のボンディングパッド3a、3bとをボンディングワイヤ6でそれぞれ接続する。



【特許請求の範囲】

【請求項1】 重ね合せた半導体チップの一方をパッケージ基板の開口周辺部に掛止して基板に搭載し、かつ該基板に搭載した半導体チップに重ね合せた他方の半導体チップをパッケージ基板の開口内に組込み、重ね合せた双方の半導体チップの電極とパッケージ基板の電極パッドとをボンディングワイヤでそれぞれ接続したことを特徴とする半導体装置。

【請求項2】 前記重ね合せた半導体チップのグランド用パッドのグランド電位が共通する場合に、導電性の接着剤を用い、半導体チップのグランド用パッド同士を導通させて接合することを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記重ね合せた半導体チップのグランド用パッドのグランド電位が異なる場合に、絶縁性の接着剤を用い、半導体チップのグランド用パッド同士を絶縁して接合することを特徴とする請求項1に記載の半導体装置。

【請求項4】 グランド電位が共通の場合に、パッケージ基板の開口の縁部に掛止した半導体チップのグランド用パッドとパッケージ基板のグランド用パッドとを導電性接着剤で一体に接合することを特徴とする請求項1に記載の半導体装置。

【請求項5】 グランド電位が異なる場合に、パッケージ基板の開口の縁部に掛止した半導体チップのグランド用パッドとパッケージ基板のグランド用パッドとを絶縁性接着剤を用いて一体に接合することを特徴とする請求項1に記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、複数の半導体チップを高密度に実装する半導体装置に関するものである。

【0002】

【従来の技術】 半導体装置には、複数の半導体チップを高密度に実装する構造のものがある。この種の半導体装置は、特開昭63-52461号公報に開示されている。

【0003】 特開昭63-52461号公報に開示された従来の半導体装置は、パッケージ基板に開口が設けられ、その開口を利用して、半導体チップを高密度に実装するようになっている。

【0004】 具体的には、パッケージ基板の開口周縁部に半導体チップが接着剤により接合され、前記半導体チップの裏面に接合された半導体チップをパッケージ基板の開口内に内装して、実装密度を高めるようになっている。

【0005】 上述した従来の構造によれば、半導体チップを重ね合せたとしても、1個の半導体チップは、パッケージ基板の板厚の寸法をもつ開口内に組込まれるため、重ね合せた半導体チップの実質的な寸法を薄くする

ことができるというメリットがある。

【0006】

【発明が解決しようとする課題】 しかしながら、特開昭63-52461号公報に開示された従来の半導体装置は、下記のような問題がある。

【0007】 すなわち、この種の半導体チップは、パッケージ基板に形成した電極パッドと半導体チップ自身の電極とを電気的に接続する必要がある。

【0008】 特開昭63-52461号公報に開示された従来の半導体装置では、半導体チップにワイヤボンディング処理を施すことは、製造ライン上での不利があるとの技術的見解に基づき、1個の半導体チップがパッケージ基板の開口内に組込まれることに着目し、パッケージ基板の表面側に搭載された半導体チップのみに対してワイヤボンディング処理を施している。

【0009】 そして、パッケージ基板の開口内に組込まれた半導体チップに対しては、パッケージ基板の裏面と同一面の高さでビームリードを水平姿勢で開口の内方に向けて突き出し、開口内に半導体チップのビームリードを熱圧着により接合して電気的に接合するようにしている。

【0010】 しかしながら、ビームリードは、汎用のパッケージ基板に形成された電極パッドとは異なり、パッケージ基板の裏面と同一面の高さで水平に開口の内方に向けて突き出した特殊な構造であるため、パッケージ基板の製造コストが高価になり、ひいては半導体チップのコストが高価になってしまうという問題がある。

【0011】 さらに、上述したようにパッケージ基板が特殊な構造であるため、半導体チップが異なる毎に、それに対応した専用のパッケージ基板を揃えて置く必要があり、部品管理上に問題が生じる。

【0012】 さらに、半導体チップの実装密度を向上させるために、パッケージ基板の開口の面積を拡大して、開口内に実装する半導体チップの個数を増やした場合に、ビームリードの形状が複雑となり、かつ配置ピッチが狭くなるため、加工が困難になるばかりでなく、各ビームリードの太さを細くして本数を確保する必要がある、その強度が低下して熱圧着に耐えられないという問題がある。

【0013】 また、パッケージ基板の開口内に組込まれる半導体チップの厚味は、必ずしも開口の深さと一致するとは限られるものではなく、半導体チップの厚味は、開口の深さより薄い場合には、その差分を吸収するため、ビームリードの形状を修正しなければならず、製造が複雑になるという問題がある。

【0014】 本発明の目的は、重ね合せた半導体チップの双方にワイヤボンディング処理を施す技術を活かして、半導体チップの高密度実装を実現した半導体装置を提供することにある。

【0015】

【課題を解決するための手段】前記目的を達成するため、本発明に係る半導体装置は、重ね合せた半導体チップの一方をパッケージ基板の開口周辺部に掛止して基板に搭載し、かつ該基板に搭載した半導体チップに重ね合せた他方の半導体チップをパッケージ基板の開口内に組込み、重ね合せた双方の半導体チップの電極とパッケージ基板の電極パッドとをボンディングワイヤでそれぞれ接続したものである。

【0016】また前記重ね合せた半導体チップのグラウンド用パッドのグラウンド電位が共通する場合に、導電性の接着剤を用い、半導体チップのグラウンド用パッド同士を導通させて接合するものである。

【0017】また前記重ね合せた半導体チップのグラウンド用パッドのグラウンド電位が異なる場合に、絶縁性の接着剤を用い、半導体チップのグラウンド用パッド同士を絶縁して接合するものである。

【0018】またグラウンド電位が共通の場合に、パッケージ基板の開口の縁部に掛止した半導体チップのグラウンド用パッドとパッケージ基板のグラウンド用パッドとを導電性接着剤で一体に接合するものである。

【0019】またグラウンド電位が異なる場合に、パッケージ基板の開口の縁部に掛止した半導体チップのグラウンド用パッドとパッケージ基板のグラウンド用パッドとを絶縁性接着剤を用いて一体に接合するものである。

【0020】

【発明の実施の形態】以下、本発明の実施の形態を図により説明する。

【0021】図1は、本発明の一実施形態に係る半導体装置を示す断面図である。

【0022】図1において、パッケージ基板1に開口2を設け、かつパッケージ基板1の開口2の周辺部に汎用のボンディングパッド3a、3bを、半導体チップ4、5の電極4a、5aに対応して1:1の関係に基板表裏面にそれぞれ設ける。

【0023】さらにパッケージ基板1の開口2の周辺部に、半導体チップ4のグラウンド電位のパッド4bに対応して、グラウンド電位のパッド3cを設ける。

【0024】一方、複数の半導体チップ4、5の裏面同士を突き合わせて重ね合せ、その両者を導電性或いは絶縁性の接着剤により一体に接合する。

【0025】なお、重ね合せた半導体チップ4、5のグラウンド用パッド4b、5bのグラウンド電位が共通である場合には、導電性の接着剤を用い、半導体チップ4、5のグラウンド用パッド4b、5b同士を導通させて接合する。また重ね合せた半導体チップ4、5のグラウンド用パッド4b、5bのグラウンド電位が異なる場合には、絶縁性の接着剤を用い、半導体チップ4、5のグラウンド用パッド4b、5b同士を絶縁して接合する。

【0026】さらに重ね合せた半導体チップ4、5のうち、一方の半導体チップ4の周縁をパッケージ基板1の

開口1の縁部に掛止し、半導体チップ4のグラウンド電位のパッド4bとパッケージ基板1のグラウンド電位パッド3cとを導電性接着剤で一体に接合する。

【0027】なお、半導体チップ4のグラウンド用パッド4bとパッケージ基板1のグラウンド用パッド3cとのグラウンド電位が異なる場合には、絶縁性接着剤を用いて一体に接合する。

【0028】さらに、パッケージ基板1の表面側を上に向けて、半導体チップ4の電極4aとパッケージ基板1のボンディングパッド3aとをボンディングワイヤ6により電気的に接合する。

【0029】次に、パッケージ基板1を反転させて、その裏面側を上に向け、半導体チップ5の電極5aとパッケージ基板1のボンディングパッド3bとをボンディングワイヤ6により電気的に接合する。

【0030】次にパッケージ基板1の表面及び裏面側に設けた堤1a、1bとにより区画された空間内に封止用樹脂7a、7bを充填して気密封止する。

【0031】

【発明の効果】以上説明したように本発明によれば、重ね合せた半導体チップの一方をパッケージ基板の開口周辺に掛止して基板に搭載し、かつ基板に搭載した半導体チップに重ね合せた他方の半導体チップをパッケージ基板の開口内に組込むため、半導体装置の厚みを薄くすることができる。

【0032】さらに重ね合せた半導体チップの双方にワイヤボンディング処理を施して電気的な接続処理を行うため、パッケージ基板として汎用のものを用いることができ、半導体装置の製造単価を低廉にすることができる。

【0033】さらにパッケージ基板の開口の深さと半導体チップの厚味とが一致しない場合にも、その差分を通常行われているボンディングワイヤの高さ調整により吸収することができるため、製造コストを低廉にすることができる。

【0034】さらにワイヤボンディング処理を用いているため、パッケージ基板の表面側及び開口内に組込む半導体チップの個数が増加したとしても、通常のワイヤボンディング処理において行われているようにパッドの位置を変更することにより、対処することができ、特殊な設計変更を行うことがないため、製造コストを低廉にすることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る半導体装置を示す断面図である。

【符号の説明】

- 1 パッケージ基板
- 2 開口
- 3a、3b ボンディングパッド
- 4a、5a 電極パッド

4b, 5b グランド用パッド

6 ボンディングワイヤー

【図1】

